

Diseño de un inversor trifásico de siete niveles controlado con máquina de estados

Seven levels triphasic inverter design controlled by a state machine

Joel Alpízar-Castillo¹

Fecha de recepción: 5 de julio de 2016
Fecha de aprobación: 3 de octubre de 2016

Alpízar-Castillo, J. Diseño de un inversor trifásico de siete niveles controlado con máquina de estados. *Tecnología en Marcha*. Vol. 30-2. Abril-Junio 2017. Pág 87-96.

DOI: 10.18845/tm.v30i2.3200



¹ Costarricense. Estudiante de ingeniería mecatrónica. Instituto Tecnológico de Costa Rica, Costa Rica. Correo electrónico: 13.jjac@gmail.com.

Palabras clave

Circuito desfasador; circuito inversor; electrónica de potencia; inversor trifásico; máquina de estados; puente inversor.

Resumen

El presente artículo describe el diseño del circuito de un inversor trifásico de siete niveles, seccionado en tres etapas: etapa de generación de onda monofásica, etapa de control y etapa de desfase. Para la etapa de generación de onda monofásica se utilizó un inversor asimétrico en cascada partiendo de tiristores. Para la etapa de control se utilizó una máquina de estados finitos con flip-flops JK. Para la etapa de desfase se prefirió un circuito desfasador con monoestables sobre circuito desfasador RC, debido a las pérdidas que produce en el sistema y efectos negativos en la onda de salida.

Keywords

Inverter bridge; inverter circuit; offset circuit; power electronics; state machine; triphasic inverter.

Abstract

This article describes the design of a seven levels triphasic inverter circuit, separated in three stages: monophasic signal generation stage, control stage and offset stage. For the monophasic signal generation stage was used an asymmetric cascade inverter based thyristors. For the control stage was used a finite state machine with JK flip-flops. For the offset stage, monoestable circuit was preferred over an RC circuit, because it causes significant power losses and negative effects on the output signal.

Introducción

Cuando se habla de circuitos inversores, también llamados puentes inversores por [1], [2] los define como sistemas que funcionan automáticamente sin necesidad de estar conectados a ninguna red alterna, de forma que permiten transformar corriente continua a alterna. Agregando a lo anterior, [3] aclara que son circuitos que transfieren potencia desde una fuente continua a una carga de corriente alterna y les define aplicaciones como motores de corriente alterna de velocidad ajustable, sistemas de alimentación interrumpida (SAI) y dispositivos de corriente alterna que funcionan a partir de una batería móvil.

Es, por cuanto, imperativo definir un modelo circuital básico que sirva como referencia para el diseño de inversores de una manera simple, completa y adaptable a las distintas necesidades del diseñador. A continuación, se detallará una propuesta de inversor trifásico separada en tres etapas, facilitando así la adaptabilidad del diseño a las distintas situaciones que se puedan presentar, y utilizando como parámetro una onda de siete niveles.

Para efectos de este artículo, se define un nivel como una señal de tensión constante de corta duración, de modo que al aumentar o disminuir el valor de tensión del nivel se forma una onda senoidal de apariencia escalonada (ver figura 3). De este modo, se pretende desarrollar un circuito modelo para un inversor trifásico de siete niveles, que implica individualmente el diseño de un circuito de generación de onda monofásica, uno de control y uno de desfase, que sean compatibles entre sí.

Marco metodológico

[2] y [4], proponen un circuito base como se muestra en la figura 1. De este modo, al adaptar este modelo a un sistema en cascada asimétrico para cada una de las secciones de disparo es posible generar una onda de siete niveles partiendo de ocho tiristores por fase (ver figura 1).

Teniendo en cuenta lo anterior, es vital una etapa de control que genere una secuencia de disparo correcta en los tiristores y de esta manera se cree la onda buscada. Finalmente, se debe tener en cuenta que se está buscando una señal trifásica de salida, por lo que se necesita una etapa que genere las tres ondas con su desfase correspondiente, en este caso 120° , pero este valor puede ajustarse a gusto del diseñador. Por lo tanto, el circuito total estará conformado por tres etapas: etapa de control, etapa de generación de onda y etapa de desfase.

Etapa de generación de onda monofásica

Para el circuito planteado, se propone crear tres circuitos idénticos para cada una de las ondas de salida, con una etapa de control idéntica pero que será desfasada temporalmente por la etapa de desfase. Así, se plantea un circuito en cascada asimétrica (ver figura 2 y figura 3) para poder generar una onda de siete niveles utilizando solamente ocho tiristores por fase.

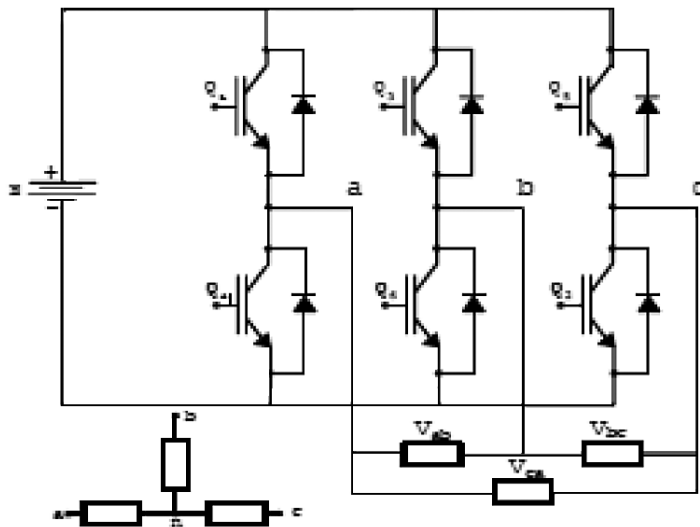


Figura 1. Diseño básico de un inversor trifásico. Tomado de [4].

El circuito planteado, en la figura 2 permite la generación de los escalones presentados en la figura 3 controlando la trayectoria que sigue la corriente, generando sumas o restas de tensión entre las fuentes de tensión.

Etapa de control

Dado que las compuertas de los tiristores deben controlarse bajo una secuencia periódica, la solución planteada a este problema es la utilización de una máquina de estados sincrónica. De este modo, es necesario definir la secuencia de estados correspondiente (ver cuadro 1) y partiendo de esta se puede crear la tabla de estados para obtener la función de control de los flip-flops utilizados, en este caso JK (ver cuadro 2).

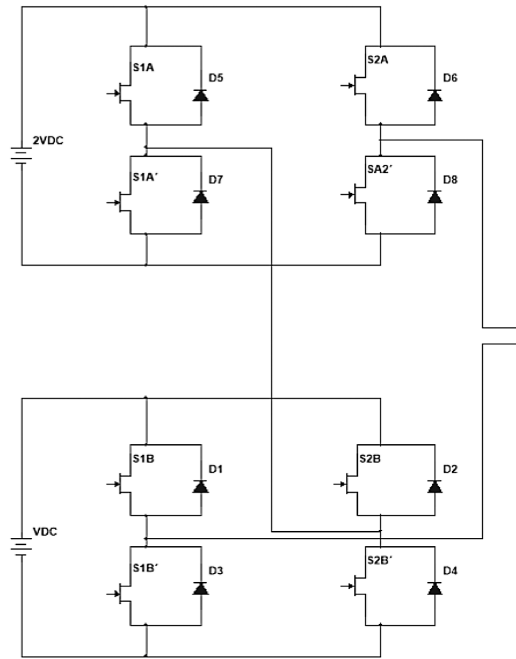


Figura 2. Diseño del circuito en cascada.

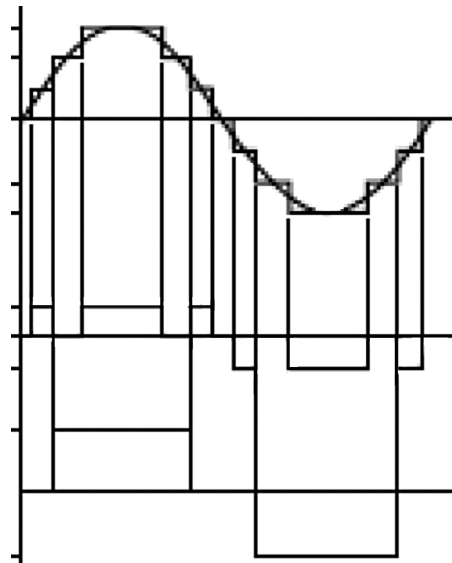


Figura 3. Onda de salida asimétrica. Tomada de [5].

Cabe destacar que partiendo de la tabla de estados se generó un mapa de Karnaugh para obtener la función de cada una de las entradas J y K de los flip-flops.

Otro aspecto importante a tener en cuenta con respecto a la máquina de estados es la señal de reloj que controla los cambios de la secuencia. De este modo, es necesario contemplar la frecuencia deseada en la onda de salida y la cantidad de estados en la máquina. En este caso, se tienen 12 estados, por lo tanto, la frecuencia de la señal de reloj ha de ser 12 veces mayor a la frecuencia de la onda de salida del inversor.

Cuadro 1. Secuencia de disparo de compuertas de los tiristores de la figura 2

Estado	Actual					Siguiete				
	Tensión	S _{1A}	S _{2A}	S _{1B}	S _{2B}	Tensión	S _{1A}	S _{2A}	S _{1B}	S _{2B}
0	0	0	0	0	0	-V _{DC}	0	0	0	1
1	-V _{DC}	0	0	0	1	-2V _{DC}	0	1	0	0
2	-2V _{DC}	0	0	1	0	-3V _{DC}	0	0	0	0
3	-3V _{DC}	0	0	1	1	-	-	-	-	-
4	-	0	1	0	0	-2V _{DC}	0	1	0	1
5	-2V _{DC}	0	1	0	1	V _{DC}	0	1	1	1
6	-V _{DC}	0	1	1	0	-	-	-	-	-
7	-	0	1	1	1	0	1	1	0	1
8	0	1	0	0	0	V _{DC}	0	0	1	0
9	V _{DC}	1	0	0	1	-	-	-	-	-
10	-	1	0	1	0	2V _{DC}	1	0	0	0
11	2V _{DC}	1	0	1	1	3V _{DC}	1	0	1	0
12	3V _{DC}	1	1	0	0	-	-	-	-	-
13	-	1	1	0	1	2V _{DC}	1	1	1	1
14	2V _{DC}	1	1	1	0	V _{DC}	1	0	1	1
15	V _{DC}	1	1	1	1	0	1	1	1	0

Así, se propone utilizar un circuito astable cuya frecuencia está en función de las resistencias y el condensador utilizado (1).

$$f = \frac{1,44}{C(R_1 + 2R_2)} \quad (1)$$

Cuadro 2. Tabla de estados de la máquina de estados propuesta

Estado	Tensión actual	Tensión siguiete	FF ₀		FF ₁		FF ₂		FF ₃	
			J	K	J	K	J	K	J	K
0	0	-V _{DC}	0	x	0	x	0	x	1	x
1	-V _{DC}	-2V _{DC}	0	x	1	x	0	x	x	1
2	-2V _{DC}	-3V _{DC}	0	x	0	x	x	1	0	x
3	-3V _{DC}	-	x	x	x	x	x	x	x	x
4	-	-2V _{DC}	0	x	x	0	0	x	1	x
5	-2V _{DC}	V _{DC}	0	x	x	0	1	x	x	0
6	-V _{DC}	-	x	x	x	x	x	x	x	x
7	-	0	1	x	x	0	x	1	x	0
8	0	V _{DC}	x	1	0	x	1	x	0	x
9	V _{DC}	-	x	x	x	x	x	x	x	x
10	-	2V _{DC}	x	0	0	x	x	1	0	x
11	2V _{DC}	3V _{DC}	x	0	0	x	x	0	x	1
12	3V _{DC}	-	x	x	x	x	1	x	x	x
13	-	2V _{DC}	x	0	x	0	1	x	x	0
14	2V _{DC}	V _{DC}	x	0	x	1	x	x	1	x
15	V _{DC}	0	x	0	x	0	x	0	x	1
Función										

Etapa de desfase

Diseño de desfasador por monoestables

Como mencionan [2] y [5], para evitar pérdidas de potencia en el sistema, así como eventuales fluctuaciones de tensión y corriente en las líneas, es recomendable crear un circuito para cada fase. De este modo, es necesario desarrollar un retraso entre los circuitos de cada fase.

Para esto, se propone utilizar un circuito monoestable con salida en lógica negada que alimente la entrada “reset” de los flip-flops de la segunda y tercera fase (ver figura 4). Así, al presionar el pulsador, se generará un pulso que reiniciará la secuencia de la máquina de estados asociada estas fases pasado un tiempo determinado (2).

$$T = 1,1RC \quad (2)$$

Un aspecto importante a tener en cuenta es que el tiempo que el pulsador permanezca presionado influye indirectamente en el tiempo de retraso, por lo tanto, para evitar que este efecto altere el retraso, entre el pulsador y la referencia se colocó un circuito RC.

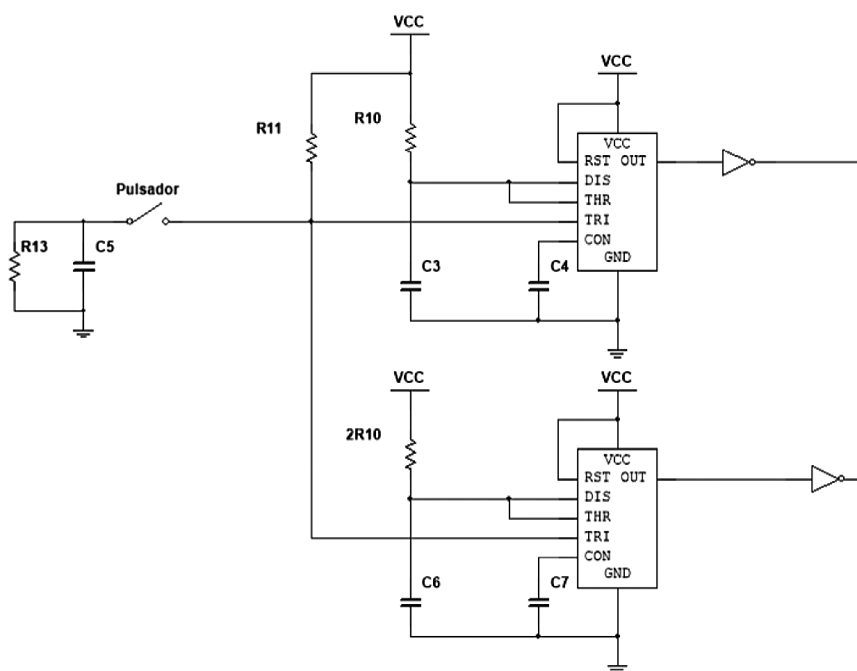


Figura 4. Desfasador por circuitos monoestables.

Diseño de desfasador por circuito RC

Si se tiene en cuenta la premisa que, partiendo de una serie de circuitos desfasadores es posible obtener una serie de ondas de salida, con forma y amplitud similar, pero con una separación de 120° entre ellas, [6] propone un modelo que parte de un circuito desfasador RC básico (ver figura 5), y a través del cual, en teoría, es posible obtener el resultado de tres ondas similares.

Si se parte del diagrama fasorial del circuito de la figura anterior (figura 6), se tiene que la magnitud de la tensión de alimentación en el primario del transformador será el doble que la de la tensión del nodo entre la derivación central del transformador y el nodo entre la resistencia

y el condensador, pero con un desfase que se obtiene geoméricamente de la figura 6. Por lo tanto, la relación de vueltas del transformador debe ser de 2:1.

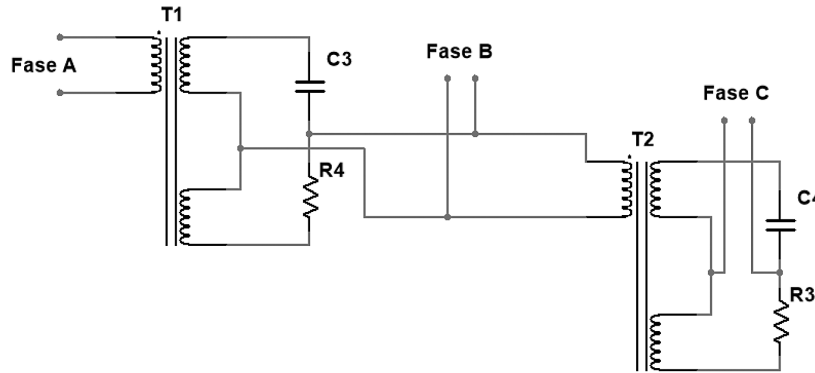


Figura 5. Circuito RC desfasador trifásico.

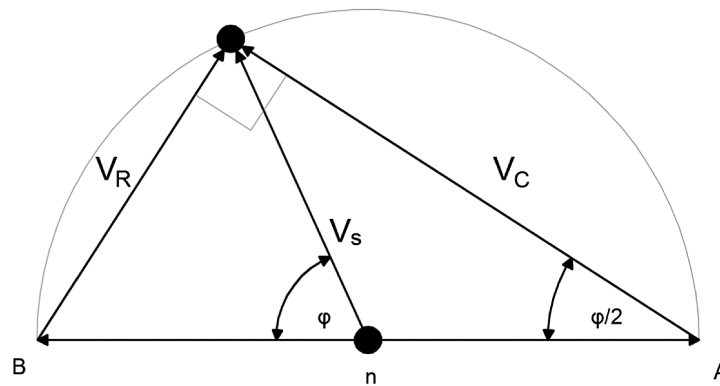


Figura 6. Diagrama fasorial del circuito desfasador RC.

De la misma manera, el ángulo comprendido entre V_S y V_{BN} será el suplemento del ángulo de desfase entre la señal de V_S y V_{BN} . Así, teniendo en cuenta que la magnitud de V_S es la misma de V_{An} y V_{Bn} , el ángulo entre V_C y V_R es recto, al aplicar distintas razones trigonométricas y llamar ϕ al ángulo entre V_S y V_{An} y θ al ángulo de fase entre las señales de V_S y V_{BN} se tendría que:

$$\tan\left(\frac{\phi}{2}\right) = \frac{V_R}{V_C} = \frac{IR}{\frac{I}{\omega C}} = \omega RC = 2\pi fRC$$

$$\phi + \theta = \pi = 180^\circ$$

$$\tan\left(\frac{180 - \theta}{2}\right) = 2\pi fRC \quad (3)$$

Análisis de resultados

Un aspecto importante a tener en cuenta tras el diseño del circuito es que inicialmente se escogieron tiristores para la etapa de generación de onda monofásica, no obstante, puede utilizarse cualquier tipo de transistor para esta labor, siempre y cuando la etapa de control se adecúe a las características de funcionamiento de este.

Ahora, asumiendo un comportamiento ideal en los tiristores de la etapa de generación de onda monofásica, la onda de salida será la planteada por [5] (ver fig 3.) Empero, se debe tener en cuenta que los dispositivos reales no se comportan de manera ideal, así, al utilizar un tiristor no ideal en la simulación es de esperar un comportamiento rudimentariamente senoidal (ver figura 7).

De la misma manera, al analizar las propuestas para la etapa de desfase, al utilizar el circuito desfasador RC se debe contemplar el efecto de campo que se da en los transformadores, como menciona [6]. Dado que estos son bobinas tienen una inductancia propia que se opone a un cambio brusco en la corriente, así, teniendo en cuenta que los cambios escalonados tienen una amplia separación entre ellos al utilizar siete niveles, se generarán picos de alta tensión (ver figura 8).

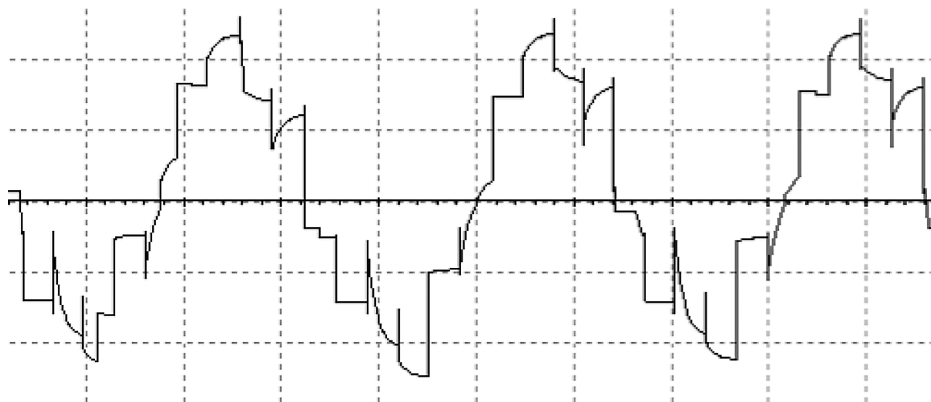


Figura 7. Ejemplo de onda de salida real a siete niveles con desfase por monoesable.

El efecto anterior no solo genera altas distorsiones armónicas en el sistema, sino que tienen una gran posibilidad de dañar los dispositivos utilizados en la etapa de generación de onda monofásica.

Por otra parte, al analizar la eficiencia del sistema, al comparar las etapas de desfase, se tiene que si bien el circuito de desfase RC consume una tercera parte de la potencia, es de esperar que entregue menos de un tercio de lo que entregaría su contraparte, empero, teniendo en cuenta que la tensión que alimenta la segunda (fase B) y tercera (fase C) fase se mide entre la derivación central del transformador y el nodo de unión de dos elementos, se da una pérdida aún mayor, disminuyendo considerablemente la tensión de salida en estas fases.

De este modo, si bien se puede modificar la relación de vueltas de los transformadores para poder alcanzar una amplitud uniforme entre las tres fases, la potencia entregada individualmente decaerá considerablemente de fase a fase.

Continuando, al analizar la precisión con la que se puede obtener el desfase deseado entre las fases, el circuito desfasador por monoestable presenta una desventaja, ya que a pesar de que es posible variar el ángulo de fase entre las fases variando la resistencia de carga del condensador o utilizando un potenciómetro, debe presionarse el pulsador al realizar cada cambio y ver las ondas de salida, impidiéndose así realizar el cambio fino en tiempo real. Por su parte al variar la resistencia en el circuito RC se da un cambio inmediato en el ángulo entre las fases.

Al analizar las ventajas y desventajas de las etapas de desfase planteadas, es posible determinar que, para efectos prácticos, el circuito desfasador por monoestables es más efectivo para la entrega de potencia a cargas trifásicas, dado que permite una entrega de mayor cantidad de potencia que el circuito desfasador RC. Además, permite el uso de dispositivos más comunes y baratos, ya que no deben estar adecuados contra el efecto de campo, como transistores y MOSFETs.

No obstante, para efectos demostrativos, es posible utilizar el circuito desfasador RC, ya que permite realizar un cambio inmediato en la separación de las fases, además que es más sencillo de analizar, no obstante, requiere dispositivos específicos que deben estar adecuados contra efecto de campo y debe operarse en baja tensión.

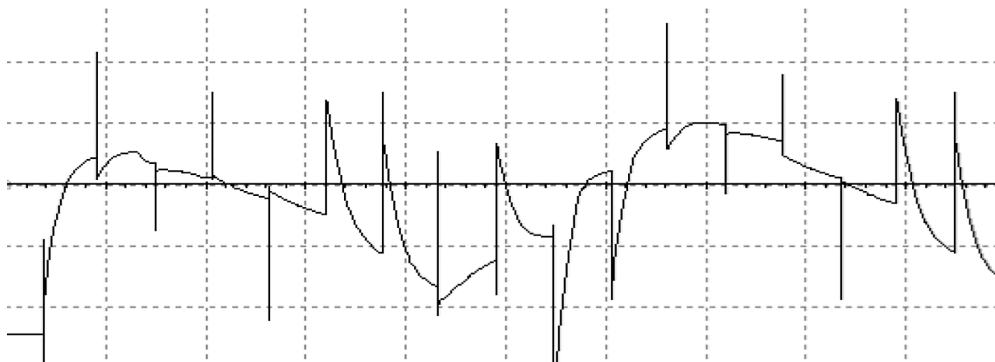


Figura 8. Ejemplo de onda de salida real a siete niveles con desfase con circuito RC.

Conclusiones

Dados los resultados obtenidos en las simulaciones, se puede demostrar que, partiendo de una máquina de estados finitos con flip-flop JK es posible crear un inversor monofásico, y que, al agregar una etapa desfasadora, es posible obtener un inversor trifásico. Por su parte, los circuitos desfasadores utilizados presentan diferentes comportamientos: el circuito desfasador por monoestables presenta una lógica más compleja, ya que es necesario crear individualmente etapas monofásicas, pero da un resultado de forma idéntico en las tres ondas.

El circuito desfasador RC, por su parte, además de aumentar el consumo de potencia en los elementos de diseño, tiende a alterar la onda, ya que funciona además como un filtro, que, si bien permite suavizar el contorno de la onda, también tiene efectos de atenuación. De este modo, se considera más efectivo el desfase por monoestables por la uniformidad en la señal de salida.



Recomendaciones

El modelo propuesto presenta individualmente circuitos poco complejos, que permite adaptarlo fácilmente a las distintas necesidades de los diseñadores, no obstante, la onda de salida podría mejorarse aumentando el número de niveles en la etapa de generación monofásica. Además, el uso de filtros a la salida del sistema permitiría obtener una onda más suave.

Agradecimientos

Si bien esta investigación surgió como una asignación hecha por el Ing. Norman Jiménez Cuentas, fue él también quien me incitó a desarrollar este artículo. De la misma manera, quiero agradecer al Ing. Farid Meléndez Pertuz por la ayuda con las distintas consultas en la práctica y al Ing. Luis Carlos Rosales Alpízar por la revisión previa de este artículo.

Referencias

- [1] J. Espinosa, y J. Bohórquez, "Puente inversor: Diseño y construcción de un puente inversor trifásico de baja tensión y propósito general", tesis de Ingeniería Electrónica, Universidad Industrial de Santander, Bucaramanga, Colombia, 2004.
- [2] "Circuitos Inversores", notas de clase para EL4210, Escuela de Ingeniería Electrónica, Instituto Tecnológico de Costa Rica, Segundo Semestre 2015.
- [3] D. Hart, *Electrónica de potencia*. 1ra. ed. España: Pearson Prentice Hall, 2006.
- [4] C. Torres, D. Murillo, y C. Restrepo, "*Diseño y construcción de un inversor trifásico*". *Scintia et Technica*, vol. 15, no. 40, pp. 37-42, diciembre 2008.
- [5] A. Bretón, "Diseño y construcción de un inversor trifásico multinivel de cuatro etapas para compensación armónica y de reactivos", tesis de Diplomado en Ingeniería Eléctrica, Pontificia Universidad Católica de Chile, Chile, 2003.
- [6] "Circuitos desfasadores", notas de clase para 213L7, Facultad de Ingeniería, Corporación Universitaria de la Costa, Segundo Semestre 2015.