

Interfaz computadora personal-tarjeta multiparamétrica con base en el circuito integrado ispLSI1016

*J. F. Osorio Deliz, R. B. Toledo Acosta, E. Arista Romeu**

Se describe el diseño y características principales del circuito interfaz de una tarjeta multiparamétrica de adición a microcomputadora IBM o compatible de 16 bits, el cual contiene dos canales de comunicación de acceso directo a memoria y puerto bidireccional entre la tarjeta y la computadora, un controlador de interrupciones, un registro de direcciones programable, un registro de dirección de arranque de la tarjeta, un conmutador digital de 4 canales, así como la lógica de descodificación del 80C186 y de la computadora. El circuito fue diseñado con base en dos dispositivos lógicos programables ispLSI1016, lo cual permitió disminuir drásticamente la cantidad de componentes utilizados, obtener un diseño más flexible en menos tiempo y de mejores características.

It is described the design and principal characteristics of the interface circuit for a 16 bit multiparametric add on card for IBM or compatible microcomputer which content two communication channels of direct memory access and bidireccional port between the card and the computer, an interrupt controller, a programmable address register, a default address register of the card, a four channels multiplexer, as well as the decoder logic of the 80C186

and computer. The circuit was designed with two programmable logic devices ispLSI1016, which allowed drastically to diminish the quantity of utilized components and get a more flexible design in less time with better characteristics.

Introducción

Las tarjetas de adición a computadora (TAC) son circuitos electrónicos de alta complejidad y alta densidad de componentes en un área muy reducida de circuito impreso, lo cual es debido a las dimensiones mecánicas de las computadoras actuales; es por eso que en el diseño de las mismas es común la utilización de componentes electrónicos de alta escala de integración comerciales, lo cual no siempre permite obtener un diseño óptimo y con las características adecuadas.

El uso de circuitos integrados fabricados por encargos sería una forma definitiva de optimizar el diseño de las TAC, sin embargo esta solución resulta muy costosa para producciones pequeñas.

Una alternativa muy alentadora puede resultar la utilización de circuitos integrados de alta escala de integración programables como por ejemplo del tipo ispLSI de la firma Lattice Semiconductor [1].

* Centro de Estudios Aplicados al Desarrollo Nuclear (CEADEN), La Habana, Cuba.

Descripción y funcionamiento

La función principal del circuito interfase es permitir el intercambio de datos entre la TAC multiparamétrica [2] y la computadora para lo cual se consta de dos canales de comunicación: uno por acceso directo a memoria (ADM) y otro por puerto bidireccional (PB). El canal de ADM permite la transferencia de bloques de datos de 16 bit solamente en el sentido TAC-computadora, mientras que por el canal de PB se pueden transmitir datos en los dos sentidos y de uno en uno por lo cual el mismo esta destinado principalmente al intercambio de comandos entre la TAC y la computadora.

En la Figura 1 se muestra el esquema en bloques simplificado de la interfaz. Las líneas de datos D0-D15 y SD0-SD15 del microprocesador 80C186 de la TAC y la computadora, respectivamente están desacoplados del circuito interfase mediante los circuitos de acoplamiento de entrada-salida CA_E/S, los cuales permiten

asegurar los niveles lógicos necesarios de las señales de ambas magistrales. Cada magistral tiene un registro buzón de entrada de 16 bit RE_BD y RE_BS. Cada vez que se escribe un dato en uno de los registros se genera la respectiva interrupción por el controlador de interrupciones C_INT, la que se desconecta cuando se lee el registro en cuestión.

En el registro de control de 16 bit R_CONT se cargan todos los valores de programación de la interfaz como son: los 8 bits de la dirección inicial de puerto que ocupa la TAC en la computadora, la cual junto con la dirección de arranque DIR_ARR se aplica a ambas entradas del conmutador de direcciones MX_DIR. La salida del MX_DIR se conecta a un comparador de direcciones de 8 bit CMP_DIR, el que se compara con las líneas del magistral de direcciones de la computadora SA2- SA9 generando a la salida la señal SEL que indica que la TAC ha sido direccionada por la computadora independientemente de que se esté

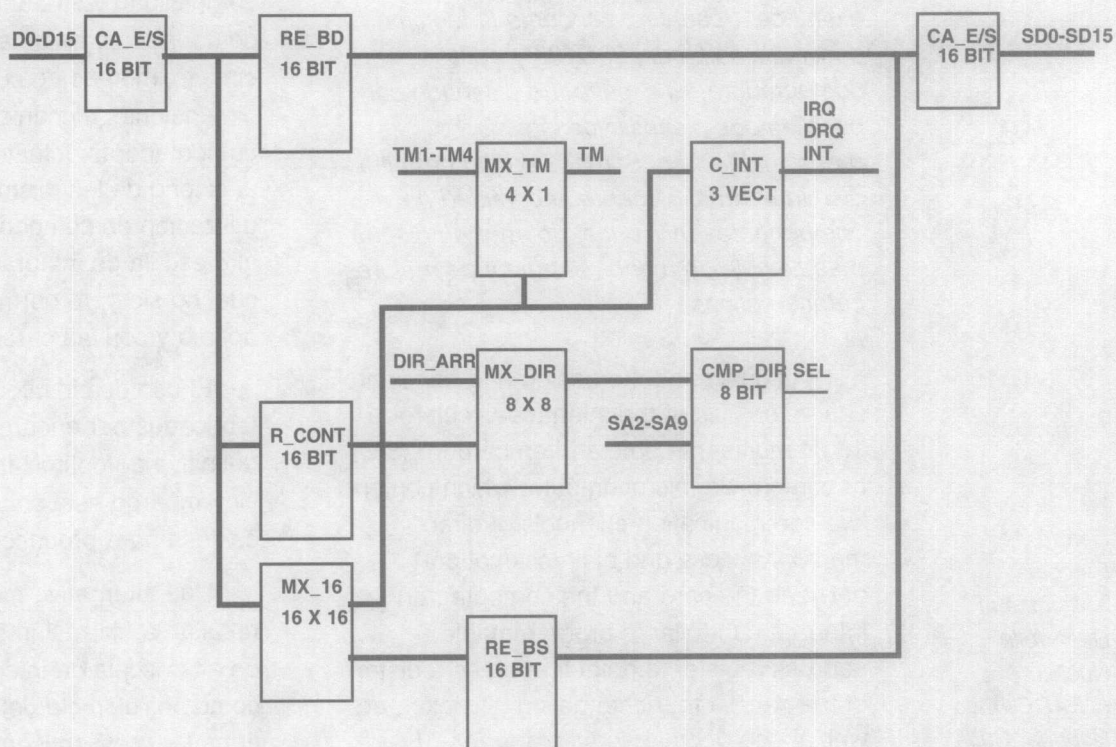


Figura 1. Esquema en bloque simplificado del circuito interfase 80C186-PC.

utilizando la dirección escrita en el registro de control R_CONT o la de arranque DIR_ARR. A través del R_CONT se programan también las máscaras que se utilizan en el controlador de interrupciones C_INT y se generan las señales necesarias para la selección de uno de los cuatro valores de los tiempos muertos de medición TM1- TM4 a través del conmutador del tiempo muerto MX_TM.

El conmutador de 16 bit MX_16 permite leer a través del magistral "D" del microprocesador 80C186 el contenido del registro del magistral "S" de la computadora, o el del R_CONT (dirección de arranque de la TAC y las máscaras de las interrupciones), así como el estado del C_INT.

La utilización del sistema Lattice permitió implementar todo el circuito de la interfaz en dos dispositivos del tipo ispLSI 1016 [3], para lo cual se realizó una división del circuito completo en dos bloques lógicos funcionales con una longitud de palabra de 8 bit cada uno. Esta partición del diseño posibilitó una distribución simétrica del circuito en dos dispositivos ispLSI.

El sistema Lattice permite utilizar dos formas de diseño: mediante macros de componentes de biblioteca [4] o mediante la definición lógica [5] de los mismos. El diseño de la presente interfaz se caracterizó por la utilización combinada de estos dos métodos, lo cual permitió optimizar en gran medida los diseños.

Conclusiones

La utilización de los circuitos ispLSI para el diseño de la presente interfaz y otros circuitos de la TAC multiparamétrica permitió reducir de forma drástica la cantidad de componentes utilizados sin afectar otras características. El diseño de muchos circuitos de la interfaz mediante el lenguaje de programación lógica del Lattice permitió optimizar en gran medida la utilización de los ispLSI1016 y mejorar algunas características de la interfaz como fue la funcionalidad. La utilización de circuitos ispLSI de más integración permitirá seguir perfeccionando el diseño de las futuras TAC, ya que una de las ventajas principales de este sistema es la reducción del tiempo de diseño, y la posibilidad de cambiar o ajustar la programación durante la puesta a punto.

Referencia

- [1] Lattice Data Book, Lattice Semiconductor Corp.1994.
- [2] Toledo R.B. y otros. Sistema multiparamétrico para la adquisición y procesamiento de datos nucleares en base a una computadora personal. *Congreso Arca XVI* Cusco oct-95.
- [3] Lattice in- System Programmability Manual, Lattice Semiconductor Corp.1994.
- [4] Lattice Macro Library Reference Manual, Lattice Semiconductor Corp.1994.
- [5] isp Programmer Reference Manual, Lattice Semiconductor Corp. 1994.