

## Evaluación y selección de la primera cascada del preamplificador de retroalimentación óptica para detector de silicio-litio fabricado en el CEADEN

Angelina Díaz García, Ana Ester Cabal Rodríguez,  
Eugenio Suárez Caner\*

**S**e describen las principales características de los transistores de efecto de campo (FET) y diodos emisores de luz (LED) que permiten obtener una buena resolución energética en los detectores de SILI para fluorescencia de rayos X. Se exponen los valores de transconductancia ( $dl/dV$ ) y corriente de compuerta ( $I_{gss}$ ) para 16 FET investigados, así como los circuitos que se utilizaron para la medición.

*The paper describes the main characteristics of field-effect transistors (FET) and light-emitter diodes (LED) that allow to obtain a good energy resolution in SILI detectors for X ray fluorescence. There are exhibited transconductance values ( $dl/dV$ ) and gate current ( $I_{gss}$ ) for 16 researched FETs, as well as the measurement circuits.*

### Introducción

En los detectores de SILI en la actualidad es muy frecuente el uso de preamplificadores con retroalimentación óptica.

Para la obtención de una buena resolución energética en estos casos es

muy importante la disminución al máximo de las corrientes de fuga a la entrada del sistema. Por este motivo la primera cascada del preamplificador se coloca en el interior del criostato y por consiguiente se enfría conjuntamente con el detector a una temperatura cercana a la del nitrógeno líquido ( $-120$  a  $-140$ )° C [1].

La corriente de fuga del detector [2] es estimada por la intensidad del pulso de carga del condensador de la realimentación óptica, asumiendo que la corriente de fuga de compuerta del transistor de efecto de campo  $I_g$  es menor que la corriente de fuga del detector  $I_d$ , entonces la corriente en la compuerta como se muestra en la figura 1 es igual a:

$$I_d - I_g = I_c$$

$$I_d = I_c \text{ si } I_d \gg I_g$$

$$I_c = C_{\text{realim}} \cdot V / t$$

$$I_c = 0,5 \cdot 10^{-12} \cdot 4 / 4,5 \text{ s}$$

$$I_c = 4 \cdot 10^{-13} \text{ A.}$$

donde:

$C$  ;  $C_{\text{realim}}$  ; capacitor de realimentación

$V$  ; voltaje de salida entre 2 descargas del condensador de período  $t$ .

\* Centro de Estudios Aplicados al Desarrollo Nuclear (CEADEN), La Habana, Cuba.

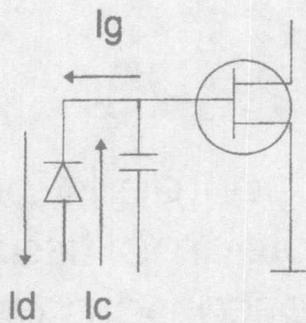


Figura 1. Circuito de entrada del preamplificador.

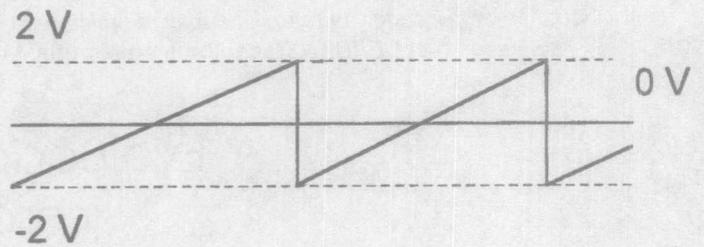


Figura 1.2. Voltaje a la salida del preamplificador.

$t$ ; tiempo en el que transcurre la carga del condensador de retroalimentación. Para el detector de SILI desarrollado en el CEADEN  $t = 4,5$  s.

El montaje de la etapa enfriada del preamplificador se realizó de manera tal que no existieran capacidades parásitas en paralelo, evitando así la disminución del pulso de voltaje al integrar la carga proveniente de la radiación en el capacitor de realimentación. Además en el montaje se tuvo en cuenta el aseguramiento del correcto enfriamiento del transistor de campo a través del detector semiconductor. En la Figura 2 se representa el montaje en el soporte del

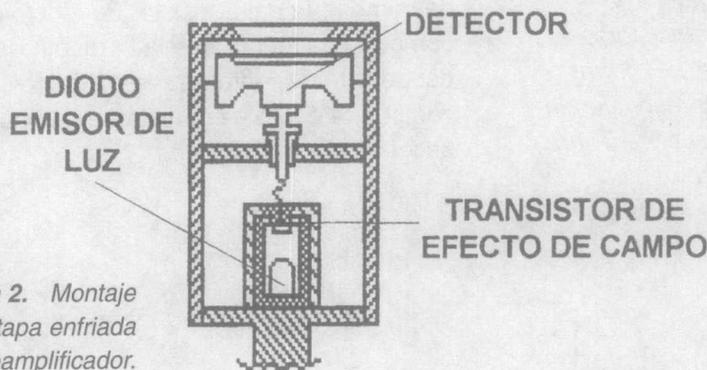


Figura 2. Montaje de la etapa enfriada del preamplificador.

detector semiconductor, el transistor de campo y el diodo emisor de luz.

Como se conoce, los dos elementos más importantes de la etapa enfriada del preamplificador de enlace óptico son el

transistor de campo y el diodo emisor de luz, por lo que en nuestro sistema el énfasis mayor se realizó en la selección de estos dos componentes, con parámetros que permitieran una resolución energética del detector elevada.

Entre las características del transistor de campo que hay que asegurar están: una pequeña corriente de compuerta (menor que la corriente de fuga del detector) y una alta transconductancia (mayor amplificación).

El diodo emisor de luz debe asegurar una longitud de onda suficiente para que sea iluminada la superficie del transistor de campo desencapsulado, pero que al mismo tiempo no penetre mucho en el interior del FET para evitar su calentamiento excesivo. Por estas razones se escogieron longitudes de onda correspondientes al color rojo o infrarrojo.

Otra característica importante del LED es su rapidez con el objetivo de que el tiempo de descarga del voltaje a la salida del preamplificador esté dado solamente por la respuesta del sistema y no por las características físicas del diodo emisor de luz. El tiempo máximo de encendido y apagado de los diodos escogidos fue de 50  $\mu$ s.

## Materiales y métodos

Para el logro de las características necesarias al buen funcionamiento del

sistema fue investigada una serie de 16 transistores de campo del tipo de unión canal "n" 2N4416.

Esta selección fue debida a que sus parámetros en lo fundamental se ajustan a los deseados.

Nuestro objetivo fue escoger en la práctica los componentes con la menor corriente de compuerta y la mayor transconductancia.

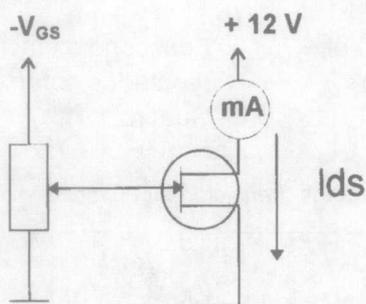
La medición de estas características fue realizada a temperatura ambiente

(22°C) por lo que los valores de corriente de compuerta de los FET expuestos en el Cuadro 2 son mayores en varios números de orden a los valores que se obtienen en los sistemas enfriados a la temperatura de trabajo (-120 a -140)° C.

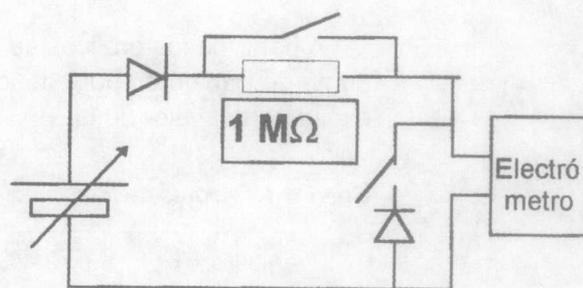
Los circuitos utilizados para la medición de estos parámetros [4] se muestran en la figura 3.a y 3.b.

Los resultados de las mediciones de las características  $I_{gss} = f(V_{gs})$  y de  $I_{ds} = f(V_{gs})$  se muestran en las figuras 4.a, 4.b y 5.a, 5.b.

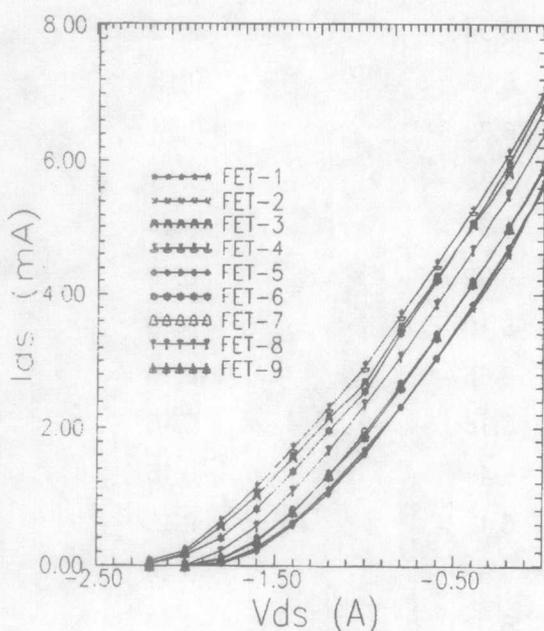
Figura 3. Circuitos utilizados en la medición de las características de los transistores de campo.



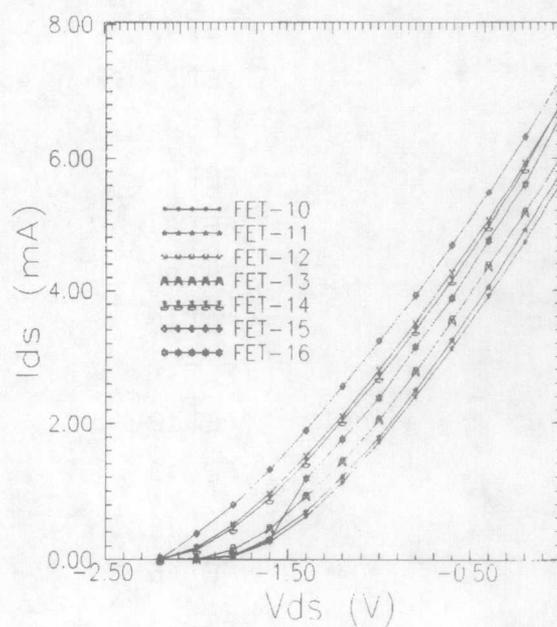
a.  $I_{ds} = f(V_{gs})$



b.  $I_{gss} = f(V_{gs})$



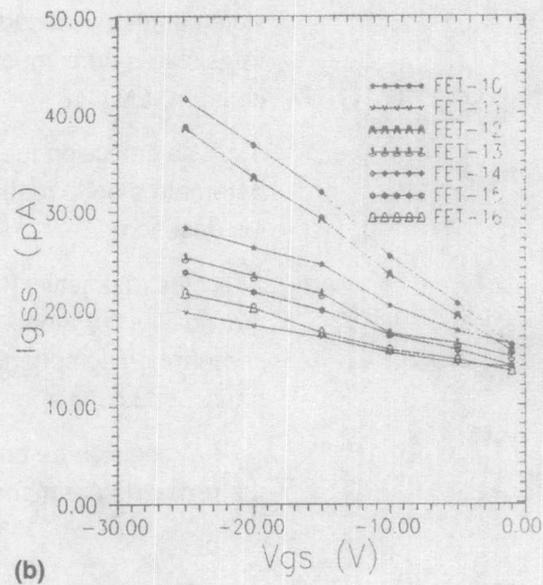
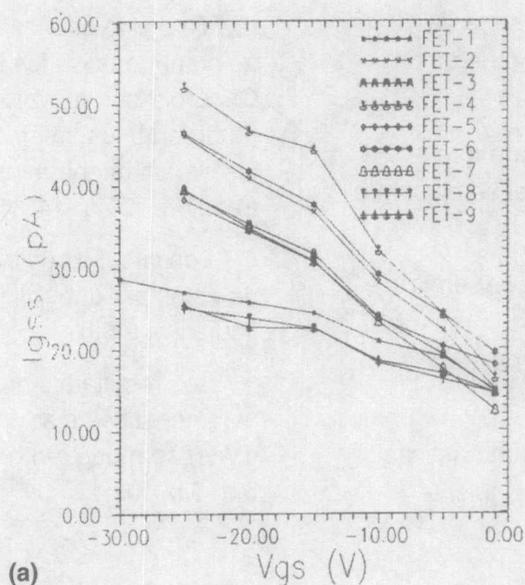
a. FET (1-9).



b. FET (10-16).

Figura 4. Característica experimental  $I_{ds} = f(V_{ds})$ .

**Figura 5.**  
Característica  
 $I_{gss}=f(V_{gs})$ .  
a. FET (1-9),  
b. FET (10-16)



A partir de los gráficos se escogió el punto de trabajo en 90% de  $I_{ds(max)}$  evaluando el valor de la

transconductancia para cada detector, los resultados obtenidos se muestran en el Cuadro 1.

**Cuadro 1.** Valores de transconductancia de los transistores de campo investigados

| Transistor | 90 % $I_{ds}$ (max)<br>(max) | $V_{gs}$ (V)<br>(90 % $I_{ds}$ (max)) | $dI/dV$ (mA/V)<br>(90 % $I_{ds}$ (max)) |
|------------|------------------------------|---------------------------------------|---|
| FET 1      | 5,13                         | -0,11                                 | 4,89                                    |
| FET 2      | 5,08                         | -0,13                                 | 4,80                                    |
| FET 3      | 6,11                         | -0,15                                 | 4,45                                    |
| FET 4      | 6,34                         | -0,16                                 | 4,47                                    |
| FET 5      | 5,08                         | -0,13                                 | 4,67                                    |
| FET 6      | 6,30                         | -0,14                                 | 4,90                                    |
| FET 7      | 5,35                         | -0,13                                 | 4,36                                    |
| FET 8      | 5,79                         | -0,14                                 | 4,11                                    |
| FET 9      | 5,32                         | -0,13                                 | 4,35                                    |
| FET 10     | 5,10                         | -0,13                                 | 4,48                                    |
| FET 11     | 5,25                         | -0,13                                 | 4,57                                    |
| FET 12     | 6,16                         | -0,15                                 | 4,59                                    |
| FET 13     | 5,45                         | -0,15                                 | 4,23                                    |
| FET 14     | 6,17                         | -0,15                                 | 4,80                                    |
| FET 15     | 6,53                         | -0,16                                 | 4,50                                    |
| FET 16     | 6,01                         | -0,14                                 | 4,20                                    |

Fue escogido además el valor de la corriente de compuerta  $I_{gss}$  para el punto

El tiempo menor de descarga obtenido entre los diodos investigados fue de 20  $\mu s$ .

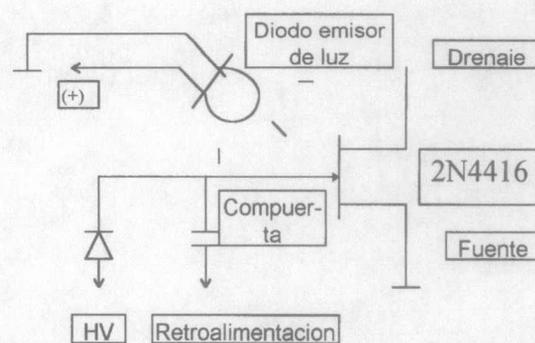
**Cuadro 2.** Valores de la corriente de compuerta de los transistores investigados.

| Transistor | 90 % $I_{ds}$ (max)<br>(max) | $V_{gs}$ (V)<br>(90 % $I_{ds}$ (max)) | $I_{gss}$ (pA)<br>(90 % $I_{ds}$ (max)) |
|------------|------------------------------|---------------------------------------|---|
| FET 1      | 5,13                         | -0,11                                 | 14,15                                   |
| FET 2      | 5,08                         | -0,13                                 | 13,60                                   |
| FET 3      | 6,11                         | -0,15                                 | 14,27                                   |
| FET 4      | 6,34                         | -0,16                                 | 14,89                                   |
| FET 5      | 5,08                         | -0,13                                 | 18,03                                   |
| FET 6      | 6,30                         | -0,14                                 | 18,95                                   |
| FET 7      | 5,35                         | -0,13                                 | 11,43                                   |
| FET 8      | 5,79                         | -0,14                                 | 14,47                                   |
| FET 9      | 5,32                         | -0,13                                 | 14,08                                   |
| FET 10     | 5,10                         | -0,13                                 | 16,20                                   |
| FET 11     | 5,25                         | -0,13                                 | 14,03                                   |
| FET 12     | 6,16                         | -0,15                                 | 15,05                                   |
| FET 13     | 5,45                         | -0,15                                 | 15,23                                   |
| FET 14     | 6,17                         | -0,15                                 | 15,65                                   |
| FET 15     | 6,53                         | -0,16                                 | 14,05                                   |
| FET 16     | 6,01                         | -0,14                                 | 13,64                                   |

de trabajo (90%  $I_{ds}$  max). Los resultados están reflejados en el Cuadro 2.

Como resultado de las mediciones realizadas fue escogido el transistor de campo FET2 para su montaje en la etapa enfriada del preamplificador de enlace óptico.

El diodo emisor de luz fue escogido realizando la medición del tiempo de descarga en un circuito imitador del cabezal enfriado, el cual se muestra en la Figura 6.



**Figura 6.** Circuito utilizado para la medición del tiempo de descarga del transistor de campo para los diodos emisores de luz investigados.

## *Conclusiones y recomendaciones*

Como resultado de este trabajo fue implementada una metódica de medición de los FETs que se utilizarán para los detectores de SILI.

De esta manera asegurar que al conformar el sistema la resolución energética esté dada fundamentalmente por el detector semiconductor y tenga la menor influencia de la primera cascada enfriada de la electrónica asociada.

Por los valores obtenidos en los Cuadros 1 y 2 y las curvas reflejadas en las Figuras 4 y 5 se puede observar que no existe gran diferencia en la corriente de fuga y transconductancia para la serie de detectores investigados, siendo estos de una misma firma productora: MOTOROLA.

Se debe señalar además que no fueron escogidos especialmente, lo cual encarecería su precio.

La resolución energética obtenida en el detector de SILI desarrollado fue de 185 eV para la línea 5,895 keV de la fuente de  $^{55}\text{Fe}$ .

Es necesario destacar que si se precisa el mejoramiento de la resolución energética del detector se debe contar con FETs escogidos, cuyas características sean superiores a las presentadas por los FETs corrientes.

## *Bibliografía*

- [1] Selected Topics in Nuclear Electronics. IAEA-TECDOC-363.
- [2] Small area Silicon diffused junction X ray detectors. *IEEE Transactions on Nuclear Science*. Vol. NS-29 No. 1. Feb 1982.
- [3] Field Effect Transistors for Charge Amplifiers. Brookhaven National Laboratory. *IEEE Transactions on Nuclear Science*. NS 20. No 1. Feb 1973.
- [4] The Semiconductor Data Book. Motorola Semiconductor Products Inc. Fifth Edition.